

1. Record Nr.	TD17092096
Autore	ANTONIOLI, SEBASTIANO
Titolo	Development of high performance electronics for time-correlated single-photon counting systems [Tesi di dottorato]
Editore	Politecnico di Milano, info : eu-repo/date/embargoEnd/2017-01-28
Lingua di pubblicazione	Inglese
Formato	Tesi di dottorato
Livello bibliografico	Monografia
Note	diritti: info:eu-repo/semantics/embargoedAccess
Sommario	<p>In questi ultimi anni si è assistito ad un crescente interesse per analisi ottiche non invasive, in particolare le misure di photon-counting hanno guadagnato importanza grazie alla elevata sensibilità permessa. Sostenuta dalla notevoli performance raggiunte dei rivelatori a singolo fotoni, come single-photon avalanche diode (SPAD) o tubi fotomoltiplicatori (PMT), la tecnica di time-correlated single-photon counting (TCSPC) è attualmente una delle migliori soluzioni se devono essere analizzati segnali luminosi deboli e veloci. Infatti l'elevata risoluzione permessa da questa tecnica (decine di picosecondi) è in grado di migliorare la precisione dei sistemi a tempo di volo (time-of-flight - TOF) come pure l'accuratezza nell'estrazione delle costanti di tempo in misure di fluorescenza. Inoltre analisi biomediche come la tomografia ottica (diffuse optical tomography) o la spettroscopia a singola molecole (single-molecule spectroscopy) possono beneficiare dei sistemi TCSPC multicanale recentemente sviluppati: la parallelizzazione di più canali di acquisizione non solo riduce il tempo di misura, ma permette anche di analizzare emissioni di fotoni contemporanee e a diverse lunghezze d'onda. Tipicamente un sistema TCSPC misura la distanza temporale presente fra il tempo di arrivo di un fotone emesso dal campione analizzato e il riferimento dato dal laser utilizzato per stimolarlo. Dopo aver rivelato molti fotoni, è possibile costruire un istogramma. La forma dell'istogramma rappresenta la distribuzione</p>

di probabilità di arrivo dei fotoni all'interno del periodo di stimolazione e, se durante la misura al più un fotone è stato emesso per periodo, questo andamento corrisponde al segnale luminoso emesso dal campione stimolato. In letteratura sono riportate due possibili architetture per il blocco di misura temporale. La prima è basata sul time-to-amplitude converter (TAC) seguito da un analog-to-digital converter (ADC). Il TAC genera una tensione proporzionale alla differenza temporale fra l'arrivo del fotone e il riferimento dato dal laser mentre l'ADC converte in un valore digitale la tensione d'uscita del TAC. Un'alternativa è rappresentata dal time-to-digital converter (TDC) il quale misura il ritardo di tempo sfruttando il tempo di transito del segnale all'interno di una catena di porte logiche. Nel corso di questi anni queste due architetture sono state implementate in sistemi a singolo canale ad alte prestazioni ma è crescente la richiesta di sistemi in grado di effettuare misure TCSPC parallele, o in funzione di diversi parametri dell'esperimento. Esistono quindi soluzioni multicanale, già presenti sul mercato, che consentono di raggiungere elevate prestazioni in termini di risoluzione temporale, non-linearità differenziale (differential non-linearity - DNL) e frequenza di acquisizione ma la loro architettura interna prevede la parallelizzazione di schede a singolo canale. Questo approccio è critico poiché in questo modo occupazione d'area e potenza dissipata crescono linearmente con il numero di canali. Una diversa famiglia di sistemi, commerciali o presenti in letteratura, comprende quelli che integrano migliaia di rivelatori a singolo fotone ma, siccome l'occupazione d'area e la dissipazione di potenza della singola catena di acquisizione devono essere molto contenute, le prestazioni raggiunte sono lontane dallo stato dell'arte. Scopo di questo lavoro di tesi è quello di realizzare un sistema per misure TCSPC intrinsecamente multicanale che sia in grado di superare il trade off attualmente presente fra prestazioni e numero di canali. La struttura utilizzata per la misurazione temporale si basa sulla configurazione TAC/ADC dal momento che essa consente, ad oggi, di raggiungere le migliori prestazioni in termini di DNL. Essa rappresenta un parametro fondamentale in misure TCSPC ed un alto valore della stessa porta alla ricostruzione di un segnale distorto rispetto all'originale. Il contributo maggiore al peggioramento del valore di DNL è dato dall'ADC poiché i convertitori attualmente sul mercato hanno una linearità pari ad un ordine di grandezza superiore rispetto ai valori tipici richiesti da un sistema TCSPC (pochi percento di least significant bit - LSB). Grazie all'utilizzo della tecnica di dithering è però possibile raggiungere i valori richiesti; essa prevede la somma di un segnale casuale all'uscita del TAC e nella successiva sottrazione del valore sommato. In questo modo diversi canali dell'ADC vengono sfruttati per acquisire lo stesso valore di conversione, mediando l'errore nella larghezza dei canali. Durante questo lavoro sono stati progettati una serie di sistemi; il primo consente di effettuare misure a singolo canale utilizzando un time-to-amplitude converter realizzato in un altro lavoro di tesi, un ADC a singolo canale per campionare l'uscita del TAC, una FPGA per costruire l'istogramma e un transceiver USB per esportare i dati tramite connessione USB. Scopo di questo sistema era quello di validare l'architettura utilizzata, sfruttando il TAC realizzato all'interno del gruppo di ricerca ed implementando la tecnica di dithering (con un DAC commerciale), e di caratterizzare il TAC stesso per poter supportare lo sviluppo delle seguenti versioni del convertitore. Le prestazioni raggiunte sono particolarmente elevate, in linea con lo stato dell'arte, in particolare considerando la

frequenza di conversione (4 MHz), la risoluzione temporale (< 50 ps full width half maximum con un fondo-scala del convertitore fissato a 45 ns) e la non-linearità differenziale ($< 4\%$ picco-picco di LSB su quasi tutto il fondo-scala). Altre importanti caratteristiche della scheda realizzata sono le dimensioni molto ridotte (95x40 mm²) e la bassa potenza dissipata (2.5 W), fondamentali per lo sviluppo di un sistema con più canali di acquisizione. Infatti nella seconda scheda realizzata si sono parallelizzati 8 canali mantenendo la stessa occupazione d'area della scheda a singolo canale e la potenza dissipata è poco più che raddoppiata (6 W). Questo nuovo sistema include due chip di TAC che integrano 4 canali ciascuno e permettono un fondo-scala variabile, un DAC ed uno stadio sommatore. Quest'ultimo è utilizzato per adattare l'uscita dei convertitori alla dinamica di ingresso di un ADC con 8 canali mentre il DAC integrato consente di sfruttare la tecnica di dithering con la minor occupazione d'area possibile. Anche con questo sistema sono state raggiunte elevate prestazioni in particolare: elevata risoluzione temporale (< 20 ps FWHM selezionando il fondo-scala da 11 ns), bassa DNL ($< 6\%$ picco-picco di LSB), elevata frequenza di conversione (fino a 5 MHz per canale) ed un basso crosstalk fra i canali (6% di LSB nella condizione peggiore). Oltre a fornire elevate prestazioni come sistema stand-alone, la scheda con 8 canali di acquisizione è stata anche progettata per poter essere inserita in un modulo che ne comprenda 4. In questo modo è stato realizzato un sistema in grado di gestire 32 canali indipendenti per misure TCSPC con prestazioni in linea con lo stato dell'arte, dimensioni molto contenute (160x125x30 mm³) ed un consumo di potenza inferiore ai 30 W. L'intero sistema a 32 canali TCSPC è stato progettato per ricevere i 32 segnali di timing da un array di 32 rivelatori SPAD inserito in un secondo modulo realizzato in un lavoro di tesi parallelo. Questo array è realizzato in tecnologia custom per poter raggiungere un'elevata efficienza di rivelazione (photon detection efficiency - PDE), buona risoluzione temporale, bassi conteggi di buio (dark count rate - DCR) se raffreddato, e bassa probabilità di afterpulsing. Il sistema risultante dall'unione dei due moduli garantisce alte prestazioni e riesce quindi a soddisfare le specifiche richieste dalle moderne applicazioni TCSPC. In recent years a growing interest has arisen in noninvasive optical analysis, in particular photon-counting measurements have gained wide acceptance in chemical and biomedical research fields, because of their extremely high sensitivity. Pushed by the outstanding performance achieved by state-of-the-art single-photon detectors, such as single-photon avalanche diodes (SPADs) and photomultiplier tubes (PMTs), the time-correlated single-photon counting (TCSPC) technique is currently one of the preferable solutions if fast and weak light signals have to be measured. As an example, the very high time resolution provided by the technique (tens of picoseconds) directly improves precision in time-of-flight systems as well as accuracy in fluorescence lifetime extraction measurements. Moreover, biomedical analysis such as diffuse optical tomography or single-molecule spectroscopy can benefit from recently developed multichannel TCSPC systems. Indeed, parallelization not only reduces measurement time but also opens the way to spectrally resolved measurements that analyze different events occurring at the same time. A typical TCSPC system measures the delay between the arrival time of a photon emitted from the analyzed sample and a reference pulse given by a laser stimulating the sample. After the detection of several photons, a histogram is built up. The shape of

the histogram represents the probability distribution of the photon detection times and, under the assumption that one photon, at maximum, is emitted in each cycle, this distribution corresponds to the light signal emitted by the stimulated sample. Two classical TCSPC measurement block architectures are reported in literature. The first one is based on a time-to-amplitude converter (TAC) followed by an analog-to-digital converter (ADC). The TAC generates a voltage proportional to the time delay between the photon arrival time and the laser reference pulse whereas the ADC digitally converts the TAC output voltage. An alternative configuration implements a time-to-digital converter (TDC) that generates the digital value of the measured time delay exp

Localizzazioni e accesso

http://memoria.depositolegale.it/*/http://hdl.handle.net/10589/89288
